

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-160959  
(43)Date of publication of application : 21.06.1996

(51)Int.Cl. G10H 7/02  
G10H 1/00

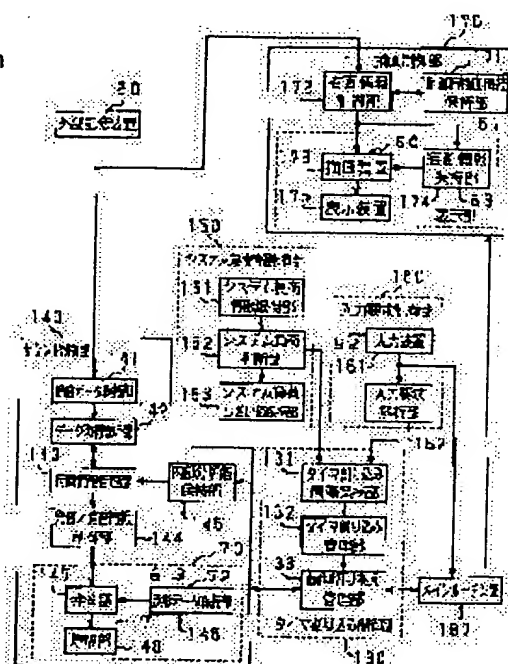
(21)Application number : 06-300025 (71)Applicant : SONY CORP  
(22)Date of filing : 02.12.1994 (72)Inventor : YAMAGAMI KAORU  
OKITA FUMIKO  
HASHIMOTO TAKESHI

## (54) SOUND SOURCE CONTROL UNIT

### (57)Abstract:

PURPOSE: To provide a sound source control unit which does not vary the tempo of reproduced music, etc., even when intervals for interpreting score data are varied without altering score data, and can vary the load of the process for interpreting the score data according to the load on a CPU.

CONSTITUTION: A system load judgment part 152 compares system load information obtained by a system load information acquisition part 151 with the threshold value of a system load threshold value holding part 153 and selects an interruption interval held at a timer interruption interval holding part 131. A time information management part 143 manages the acquisition of score data held at the score data holding part according to the timer interruption interval held at an internal resolution holding part 145. On the basis of the acquired score data, a sound generation/elimination information control part 144 controls a sound source 70.



## LEGAL STATUS

[Date of request for examination]  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(11)特許出願公開番号

(43)公開日 平成8年(1996)6月21日

(全 12 頁)

(74)代理人 弁理士 小池 晃 (外2名)

音源制御系の構成

## 【特許請求の範囲】

【請求項 1】 音源を制御するための制御情報を時間情報と共に記録した音源制御情報に基づいて音源を駆動すると共に、音源の制御以外の情報処理を行なう音源制御装置であって、

音源制御情報を保持する音源制御情報保持部と、複数のタイミング信号を発生する間隔を保持する間隔保持部と、

該間隔保持部に保持されている間隔の 1 つをタイミング信号を発生する間隔として設定する間隔設定部と、該間隔設定部で設定された間隔でタイミング信号を発生するタイミング信号発生部と、

該タイミング信号発生部からのタイミング信号に基づいて、上記音源制御情報保持部から、間隔設定部で設定された間隔に相当する音源制御情報を読み出し、上記音源の制御を行なう音源制御部とを有することを特徴とする音源制御装置。

【請求項 2】 前記音源の制御以外の情報処理の負荷を検出する負荷検出部と、

該負荷検出部の検出力に応じて前記間隔設定部による間隔の設定を制御する制御部を有することを特徴とする請求項 1 記載の音源制御装置。

【請求項 3】 前記音源の制御以外の情報処理は、画像を描画する描画処理を有することを特徴とする請求項 1 又は請求項 2 記載の音源制御装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、発生する音の音程、発音、消音、音色効果等の音楽情報を時間順に記録した譜面データを所定の間隔で取り込んで、この取り込んだ譜面データに基づいて音源装置を制御して、楽曲等を自動演奏する音源制御装置に関し、特に、ビデオゲーム装置あるいは情報処理装置等において、演算結果あるいは使用者の操作に応じて音源装置を制御して効果音、背景音楽（BGM）等を発生させる音源制御装置に関する。

## 【0002】

【従来の技術】従来より、ビデオゲーム装置あるいはパーソナルコンピュータ等の情報処理装置においては、ゲームの進行あるいは使用者の操作に応じて楽音、効果音等を発生させることが行なわれている。

【0003】このようなビデオゲーム装置あるいはパーソナルコンピュータ等では、例えば基本波とその高調波を合成した波形の周波数を可変することによって音程のある音を発生するいわゆる FM 音源、あるいは基本となる基本波の波形を記憶しておき、指示された音程等に応じて基本波の読み出し周期を可変して音程を発生させるいわゆる PCM 音源などが音を発生する音源装置として使用されている。

【0004】そして、このようなビデオゲーム装置あるいはパーソナルコンピュータでは、例えば、使用者の操

作等に応じて、発生させる効果音、背景音楽（BGM）の演奏の開始及び停止、音量等を即座に実時間（リアルタイム）で変更することができるようになっている。

【0005】例えば BGM 等の再生においては、発生する音の音程、発音、消音、音色効果等の音楽情報を時間情報と共に時間順に並べた譜面データを予め用意しておき、これらをリアルタイムに解釈しながら、音源装置の音程、発音及び消音レジスタを逐次設定することによって行なわれている。

【0006】このように、譜面データの形式で BGM 等のデータを用意することは、プログラムの実行によって逐次音源装置の音程、発音及び消音等を制御する場合等に比較して、再生時に容易に音色、音量、音程等を変化させることができ、使用者の操作に高速に应答するリアルタイム性が重要となるマルチメディアコンピュータ、ゲーム等に適した方法である。

【0007】また、このような譜面データに基づく音源装置の制御は、例えば図 6 に示すように、演算処理装置（CPU）として 1 つの CPU 201 のみを備えたビデオゲーム装置では、この CPU 201 を時分割で使用して、一定時間間隔毎に、譜面データを読み出し、読み出した譜面データに基づいて音源装置 202 の発音タイミング、発音期間、発音音程、音量等を制御して BGM 等を発生させるようになっている。

【0008】このように、CPU 201 を時分割で使用して譜面データを解釈する方法は、CPU 201 の処理能力が十分高ければ、特別な周辺装置等を必要としないためコストも安く、プログラムも作成しやすい。

【0009】また、例えば図 7 に示すように、メイン CPU 211 の他に、音源装置 213 の制御を行なうサブ CPU 212 を備えたゲーム装置では、このサブ CPU 212 によって上述の CPU 201 と同様に譜面データに基づく音源装置 213 の制御を行なうようになっている。

【0010】このサブ CPU 212 を用いる方法は、BGM 等を発生する処理をメイン CPU 211 とは完全に独立することができ、メイン CPU 211 の負荷を低減できる利点がある。

## 【0011】

【発明が解決しようとする課題】しかしながら、このようなサブ CPU 212 を用いる方法では、譜面データの解釈に専用のサブ CPU 212 を付加するために装置のコストが高くなり、また、一般にメイン CPU 211 とは異なるサブ CPU 212 のためのプログラムを作成しなければならないため、プログラムが複雑となり、プログラムの作成が難しくなる問題があった。

【0012】また、上述の CPU 201 を時分割で使用して譜面データを解釈する方法では、画面描画処理等の譜面データ解釈以外の処理の演算負荷が増大することによって、音源装置 202 の制御に割り当てられる CPU

201の処理時間が相対的に低下する。

【0013】この場合では、音源制御プログラムが実行される間隔が変わると、音源装置202からの音声の発生が遅れ、発生されるBGM等のテンポも変化してしまう。例えば、譜面データを同一のまま音源制御プログラムが実行される間隔が長くなると、再生されるBGM等のテンポが遅くなることになる。

【0014】そこで通常は決まった間隔（1/60秒など）単位で割り込みを発生させ、この割り込みによって音源制御プログラムに制御を渡す方式が取られる。これによって音源制御プログラムは常に、例えば1/60秒程度の決まった間隔毎に実行されることが保証されるので、音源制御プログラムはそれをもとに譜面データの時間管理を行なうことができる。

【0015】しかしながら、実際のゲーム等の処理では、瞬間的に画面描画処理等の音源制御プログラム以外の負荷が増大することがあり、音源制御プログラムを起動する間隔を長くして音源制御プログラムの演算負荷を低減させたい場合がある。

【0016】このような場合では、CPUの負荷に応じて音源制御プログラムを起動するための割り込みの発生間隔を可変し、音源制御プログラムが起動される間隔に対応させて同じBGMに対して複数の譜面データを持つ必要があり、譜面データが大きくなる問題があった。

【0017】本発明は、上述のような問題点を鑑みてなされたものであり、譜面データを変更せずに、譜面データの解釈を行なう間隔を変更しても再生される楽曲等のテンポが変化せず、CPUの負荷に応じて譜面データの解釈の処理の負荷を可変することができる音源制御装置の提供を目的とする。

【0018】

【課題を解決するための手段】本発明に係る音源制御装置は、音源を制御するための制御情報を時間情報と共に記録した音源制御情報に基づいて音源を駆動すると共に、音源の制御以外の情報処理を行なう。この音源制御装置は、音源制御情報を保持する音源制御情報保持部と、複数のタイミング信号を発生する間隔を保持する間隔保持部と、間隔保持部に保持されている間隔の1つをタイミング信号を発生する間隔として設定する間隔設定部と、間隔設定部で設定された間隔でタイミング信号を発生するタイミング信号発生部と、タイミング信号発生部からのタイミング信号に基づいて、音源制御情報保持部から、間隔設定部で設定された間隔分の音源制御情報を読み出し、上記音源の制御を行なう音源制御部とを有することを特徴とする。

【0019】また、本発明に係る音源制御装置は、音源の制御以外の情報処理の負荷を検出する負荷検出部と、負荷検出部の検出出力に応じて間隔設定部による設定を制御する制御部を有することを特徴とする。

【0020】また、本発明に係る音源制御装置は、音源

の制御以外の情報処理として、画像を描画する描画処理を有することを特徴とする。

【0021】

【作用】本発明に係る音源制御装置では、間隔設定部は、間隔保持部に保持されている間隔の1つをタイミング信号を発生する間隔として設定し、タイミング信号発生部は、間隔設定部で設定された間隔でタイミング信号を発生する。

【0022】音源制御部は、タイミング信号発生部からのタイミング信号に基づいて、音源制御情報保持部から、間隔設定部で設定された間隔に相当する音源制御情報を読み出し、読み出した制御情報に基づいて音源の制御を行なう。

【0023】ここで、間隔設定部は、間隔保持部に保持されている複数のタイミング信号を発生する間隔の中から現在設定されている間隔以外の1つをタイミング信号を発生させる間隔として設定すると、タイミング信号発生部によって発生されるタイミング信号の間隔が変化する。

【0024】具体的には、制御部が、負荷検出部によって検出された音源の制御以外の情報処理の負荷に基づいて間隔設定部の設定を制御する。

【0025】このとき、音源制御情報に基づく音源の制御に要する負荷が変化するが、音源制御部は、新たに設定された間隔で発生されるタイミング信号に基づいて、新たに設定されたタイミング信号の発生間隔に相当する音源制御情報を音源制御情報保持部から読み出し、読み出した制御情報に基づいて音源の制御を行なう。

【0026】これにより、音源制御部の動作の基準となるタイミング信号の発生間隔を変更しても、変更されたタイミング信号の発生間隔にしたがって音源制御情報が読み出され、この読み出された音源制御情報によって音源が制御される。

【0027】

【実施例】以下、本発明に係る音源発生装置を、例えばビデオゲーム装置において、楽音、効果音等を発生する音源制御部として適用した実施例について説明する。

【0028】このビデオゲーム装置は、例えば光学ディスク等の補助記憶装置に記憶されているゲームプログラムを読み出して実行することにより、使用者からの指示に応じてゲームを行なうようになっており、図1に示すような構成を有している。

【0029】すなわち、このビデオゲーム装置は、中央演算処理装置（CPU）及びその周辺装置等からなる制御系50と、フレームバッファに描画を行なうグラフィックプロセッシングユニット（GPU）等からなるグラフィックシステム60と、楽音、効果音等を発生するサウンドプロセッシングユニット（SPU）等からなるサウンドシステム70と、補助記憶装置である光学ディスクの制御を行なう光学ディスク制御部80と、使用者か

らの指示を入力するコントローラからの指示入力及びゲームの設定等を記憶する補助メモリからの入出力を制御する通信制御部 9 0 と、上記制御系 5 0 ~ 通信制御部 9 0 が接続されているバス 1 0 0 等を備えている。

【0 0 3 0】上記制御系 5 0 は、CPU 5 1 と、割り込み制御、ダイレクトメモリアクセス (DMA) 転送の制御等を行なう周辺デバイスコントローラ 5 2 と、RAM からなる主記憶装置 (メインメモリ) 5 3 と、メインメモリ 5 3、グラフィックシステム 6 0、サウンドシステム 7 0 等の管理を行なういわゆるオペレーティングシステム等のプログラムが格納された ROM 5 4 とを備えている。

【0 0 3 1】CPU 5 1 は、ROM 5 4 に記憶されているオペレーティングシステムを実行することにより装置全体の制御を行なう。

【0 0 3 2】上記グラフィックシステム 6 0 は、座標変換等の処理を行なうジオメトリトランスファエンジン (GTE) 6 1 と、CPU 5 1 からの描画指示に従って描画を行なう画像処理装置 (GPU) 6 2 と、該 GPU 6 2 により描画された画像を記憶するフレームバッファ 6 3 と、離散コサイン変換などの直行変換により圧縮されて符号化された画像データを復号化する画像デコーダ 6 4 とを備えている。

【0 0 3 3】GTE 6 1 は、例えば複数の演算を並列に実行する並列演算機構を備え、CPU 5 1 からの演算要求に応じて、座標変換、光源計算、行列あるいはベクトルの演算を高速に行なうことができるようになっている。

【0 0 3 4】具体的には、この GTE 6 1 は、1 つの三角形形状のポリゴンに同じ色で描画するフラットシェーディングを行なう演算の場合では、1 秒間に最大 1 5 0 万程度のポリゴンの座標演算を行なうことができるようになり、これによってこのビデオゲーム装置では、CPU 5 1 の負荷を低減すると共に、高速な座標演算を行なうことができるようになっている。

【0 0 3 5】GPU 6 2 は、CPU 5 1 からの描画命令に従って、フレームメモリ 6 2 に対して多角形 (ポリゴン) 等の描画を行なう。この GPU 6 2 は、1 秒間に最大 3 6 万程度のポリゴンの描画を行なうことができるようになっている。

【0 0 3 6】フレームバッファ 6 3 は、いわゆるデュアルポート RAM からなり、GPU 6 2 からの描画あるいはメインメモリからの転送と、表示のための読み出しとを同時に行なうことができるようになっている。

【0 0 3 7】このフレームバッファ 6 3 は、1 M バイトの容量を有し、それぞれ 1 6 ビットの横 1 0 2 4 で縦 5 1 2 の画素のマトリックスとして扱われる。

【0 0 3 8】このフレームバッファ 6 3 のうちの任意の領域をビデオ出力として出力することができるようになっている。

【0 0 3 9】また、このフレームバッファ 6 3 には、ビデオ出力として出力される表示領域の他に、GPU 6 2 がポリゴン等の描画を行なう際に参照するカラーlookup アップテーブル (CLUT) が記憶される CLUT 領域と、描画時に座標変換されて GPU 6 2 によって描画されるポリゴン等の中に挿入 (マッピング) される素材 (テクスチャ) が記憶されるテクスチャ領域が設けられている。これらの CLUT 領域とテクスチャ領域は表示領域の変更等に従って動的に変更されるようになっている。

【0 0 4 0】なお、上記 GPU 6 2 は、上述のフラットシェーディングの他にポリゴンの頂点の色から補完してポリゴン内の色を決めるグーローシェーディングと、上記テクスチャ領域に記憶されているテクスチャをポリゴンに張り付けるテクスチャマッピングを行なうことができるようになっている。

【0 0 4 1】これらのグーローシェーディング又はテクスチャマッピングを行なう場合には、上記 GTE 6 1 は、1 秒間に最大 5 0 万程度のポリゴンの座標演算を行なうことができる。

【0 0 4 2】画像デコーダ 6 4 は、上記 CPU 5 1 からの制御により、メインメモリ 5 3 に記憶されている静止画あるいは動画の画像データを復号化してメインメモリ 5 3 に記憶する。

【0 0 4 3】また、この再生された画像データは、GPU 6 2 を介してフレームバッファ 6 3 に記憶することにより、上述の GPU 6 2 によって描画される画像の背景として使用することができるようになっている。

【0 0 4 4】上記サウンドシステム 7 0 は、CPU 5 1 からの指示に基づいて、楽音、効果音等を発生する音声処理装置 (SPU) 7 1 と、該 SPU 7 1 により、波形データ等が記録されるサウンドバッファ 7 2 と、SPU 7 1 によって発生される楽音、効果音等を出力するスピーカ 7 3 とを備えている。

【0 0 4 5】上記 SPU 7 1 は、1 6 ビットの音声データを 4 ビットの差分信号として適応差分符号化 (Adaptive differential Pulse Code Modulation : ADPCM) された音声データを再生する ADPCM 復号機能と、サウンドバッファ 7 2 に記憶されている波形データと、サウンドバッファ 7 2 に記憶されている波形データを変調させて再生する変調機能等を備えている。

【0 0 4 6】このような機能を備えることによってこのサウンドシステム 7 0 は、CPU 5 1 からの指示によってサウンドバッファ 7 2 に記録された波形データに基づいて楽音、効果音等を発生するいわゆる PCM 音源として使用することができるようになっている。

【0 0 4 7】上記光学ディスク制御部 8 0 は、光学ディスクに記録されたプログラム、データ等を再生する光学ディスク装置 8 1 と、例えばエラー訂正 (ECC) 符号

化されて記録されているプログラム、データ等を復号するデコーダ 82 と、光学ディスク装置 81 からの再生データを一時的に記憶することにより、光学ディスクからの読み出しを高速化するバッファ 83 とを備えている。

【0048】また、光学ディスク装置 81 で再生される光学ディスクに記録されている音声データとしては、上述の ADPCM データの他に音声信号をアナログ/デジタル変換したいわゆる PCM データがある。

【0049】ADPCM データとして、例えば 16 ビットのデジタルデータ (PCM データ) の差分を 4 ビットで表わして記録されている音声データは、デコーダ 82 で復号化された後、16 ビットのデジタルデータに伸張されて上述の SPU 71 に供給される。

【0050】また、PCM データとして、例えば 16 ビットのデジタルデータとして記録されている音声データは、デコーダ 82 で復号化された後、上記 SPU 71 に供給され、あるいは直接スピーカ 73 を駆動するために使用される。

【0051】また、通信制御部 90 は、バス 100 を介して CPU 51 との通信の制御を行なう通信制御機 91 と、使用者からの指示を入力するコントローラ 92 と、ゲームの設定等を記憶するメモリカード 93 とを備えている。

【0052】コントローラ 92 は、使用者からの指示を入力するために、例えば 16 個の指示キーを有し、通信制御機 91 からの指示に従って、この指示キーの状態を、同期式通信により、通信制御機 91 に毎秒 60 回程度送信する。そして、通信制御機 91 は、コントローラ 92 の指示キーの状態を CPU 51 に送信する。

【0053】これにより、使用者からの指示が CPU 51 に入力され、CPU 51 は、実行しているゲームプログラム等に基づいて使用者からの指示に従った処理を行なう。

【0054】また、CPU 51 は、実行しているゲームの設定等を記憶する必要があるときに、該記憶するデータを通信制御機 91 に送信し、通信制御機 91 は CPU 51 からのデータをメモリカード 93 に記憶する。

【0055】このメモリカード 93 は、通信制御機 91 を介してバス 100 に接続されており、バス 100 から分離されているため、電源を入れた状態で、着脱することができる。これにより、ゲームの設定等を複数のメモリカード 93 に記憶することができるようになっている。

【0056】また、このビデオゲーム装置は、バス 100 に接続されたパラレル入出力 (I/O) 101 と、シリアル入出力 (I/O) 102 とを備えている。

【0057】そして、パラレル I/O 101 を介して周辺機器との接続を行なうことができるようになっており、また、シリアル I/O 102 を介して他のビデオゲーム装置との通信を行なうことができるようになってい

る。

【0058】ところで、上記メインメモリ 53、GPU 62、画像デコーダ 64 及びデコーダ 82 等の間では、プログラムの読み出し、画像の表示あるいは描画等を行なう際に、大量の画像データを高速に転送する必要がある。

【0059】このため、このビデオゲーム装置では、上述のように CPU 51 を介さずに周辺装置制御部 52 からの制御により上記メインメモリ 53、GPU 62、画像デコーダ 64 及びデコーダ 82 等の間で直接データの転送を行なういわゆる DMA 転送を行なうことができるようになっている。

【0060】これにより、データ転送による CPU 51 の負荷を低減させることができ、高速なデータの転送を行なうことができるようになっている。

【0061】このビデオゲーム装置では、電源が投入されると、CPU 51 が、ROM 54 に記憶されているオペレーティングシステムを実行する。

【0062】このオペレーティングシステムの実行により、CPU 51 は、上記グラフィックシステム 60、サウンドシステム 70 等の制御を行なう。

【0063】また、オペレーティングシステムが実行されると、CPU 51 は、動作確認等の装置全体の初期化を行なった後、光学ディスク制御部 80 を制御して、光学ディスクに記録されているゲーム等のプログラムを実行する。

【0064】このゲーム等のプログラムの実行により、CPU 51 は、使用者からの入力に応じて上記グラフィックシステム 60、サウンドシステム 70 等を制御して、画像の表示、効果音、楽音の発生等を制御するようになっている。

【0065】ところで、このビデオゲーム装置は、ゲームの進行あるいは使用者の操作に応じて楽音、効果音等を発生させるために、効果音等の音声が発生する音源及び該音源の制御を行なう音源制御部を備えている。

【0066】この音源は、上記 CPU 51 及び SPU 71 によって実現されており、音源制御部は、上記 CPU 51 によって実現されている。

【0067】具体的には、上記 SPU 71 は、図 2 に示すように、CPU 51 からの指示に応じてサウンドバッファ 72 に記録された波形データを読み出し、この読み出した波形データのピッチを変換するピッチ変換部 111 と、クロックを発生するクロックジェネレータ 112 と、該クロックジェネレータ 112 の出力に基づいてノイズを発生するノイズジェネレータ 113 と、ピッチ変換部 111 とノイズジェネレータ 113 との出力を切り換えるスイッチ 114 と、該スイッチ 114 の出力のレベルを調整して、出力波形の振幅を可変し、発生する音の包絡線 (エンベロープ) を変換するエンベロープジェネレータ 115 と、発音を行なうか否かを切り換えるミ



ュート処理部116と、音量及び左右のチャンネルのバランスを調整する左右のボリューム117L、117Rを備えている。

【0068】サウンドバッファ72には、予め発音される音を構成する1周期分の波形データがいくつか記憶されている。この波形データは上述の4ビットのADPCMデータとして記憶されており、読み出し時にSPU71によって16ビットのPCMデータに変換された後、上記ピッチ変換部111に供給されるようになってい

る。

【0069】このため、PCMデータをそのまま記憶する場合に比して、波形データを記憶するために要するサウンドバッファ72内の領域を低減させ、より多くの波形データを記憶することができる。

【0070】また、メインメモリ53には、予めサウンドバッファ72に記憶された1周期分の波形データに対応する音のエンベロープ、すなわち、音の立ち上がり、立ち下がり等の情報が記録されている。

【0071】なお、この図2には、1音声（1ボイス）分の回路構成を示したが、この音源は、合計で24ボイス分のピッチ変換部111～ボリューム117L、117Rを備えており、各ボイスのボリューム117L、117Rの出力が合成されて、左右2チャンネル分の音声出力として出力されるようになっている。

【0072】すなわち、この音源は、24ボイス分の発音を同時に行なうことができるようになっている。

【0073】また、各ボイス毎に、上記サウンドバッファ72に記憶された波形データ、エンベロープ、音量、左右チャンネルのバランス等を独立に設定することができるようになっている。

【0074】これにより、この音源は、複数のボイスを使用して、和音の発生あるいは複数の楽器による演奏を行なうことができるようになっている。

【0075】また、この音源は、音声出力に、時間を前後させた音声出力を合成するいわゆるリバーブ処理を行なうことができるようになっている。

【0076】すなわち、上記SPU71は、24ボイス分の音声合成された音声出力にリバーブ処理を行なうか否かを選択するスイッチ118L、118Rと、該スイッチ118Lから供給される音声出力を時間的に前後させるリバーブ処理部119と、時間的に前後させた音声出力の音量を調節するボリューム120と、該ボリューム120の出力を、時間的に前後させる前の音声出力に合成する加算部121bと、該加算部121の出力の音量を調節するマスターボリューム122とを備えている。

【0077】また、この音源では、上述のように発生した音声出力に上記デコーダ82から供給される光学ディスクから読み出された音声信号を合成することができるようになっている。

【0078】具体的には、上記SPU71は、光学ディスクからの音声信号を上述の音声出力に合成するか否かを選択するスイッチ123と、合成する音声信号の音量を調節して加算部121aに供給するミキシングボリューム124と、合成する音声信号にリバーブ処理を行なうか否かを選択するスイッチ125とを備えている。

【0079】なお、上述の図2には、左チャンネルのみについてリバーブ処理部119、ボリューム120及びミキシングボリューム124等の構成を示したが、これらは、右チャンネルについても同様な構成を有する。

【0080】ここで、この音源の動作を説明する。

【0081】CPU51は、発音する必要が生じたときに、サウンドバッファ72に記憶された波形データの中から発音する波形データを選択する選択信号と、発音する音の音程とを上記ピッチ変換部111に供給すると共に、メインメモリ53に記憶されたエンベロープの中から発音する波形データに対応するエンベロープを読み出して上記エンベロープジェネレータ115に供給する。

【0082】ピッチ変換部111は、指示された音程にしたがって、波形データの読み出しステップを可変して波形データを読み出す。また、ピッチ変換部111は、1周期分の波形データの読み出しが終了すると、発音の指示が供給されている期間中、同一の波形データを最初から繰り返し読み出す。

【0083】これにより、発音の指示が供給されている期間中、指示された音程に対応した波形データが再生される。このような波形データは、スイッチ114を介してエンベロープジェネレータ115に供給される。

【0084】エンベロープジェネレータ115は、CPU51から供給されたエンベロープに基づいて、ピッチ変換部111からの波形データの振幅を変換する。

【0085】これにより1ボイス分の音声が発生される。同様に残りの23ボイス分の音声が発生され、各々のボリューム117L、ボリューム117Rによって音量、左右チャンネルのバランスが調整された後、上述のようにリバーブ処理等の処理が行なわれた後、合成される。

【0086】かくして、CPU51からの指示に応じた音声が発生される。

【0087】このような音源の制御を行なう音源制御部は、CPU51が音源制御プログラムを実行することによって実現されている。

【0088】このビデオゲーム装置では、発生させる効果音、背景音楽（BGM）等を使用する波形データ、発生する音の音程、発音、消音、音色効果等の音楽情報を時間情報と共に時間順に並べた譜面データを予めメインメモリ53に記憶しておき、音源制御部は、これらの譜面データを例えば一定時間間隔毎に、逐次読み出して、上記音源の音程、発音及び消音レジスタを逐次設定することによって効果音、BGM等を再生するようになって

10

20

30

40

50

いる。

【0089】このような譜面データに基づいて音源の制御を行なうために、この音源制御部は、例えば図3に示すような構成を有する。なお、この図3は、オペレーティングシステム、音源制御プログラム及びゲームプログラム等の実行によって上記CPU51が行なう処理を等価的にブロック図で示したものである。

【0090】この音源制御部は、上記周辺装置制御部52を制御して所定時間毎にCPU51に対するタイマ割り込みを発生させるタイマ割り込み制御部130と、周辺装置制御部52からのタイマ割り込みによって所定時間毎に起動され、上記譜面データに基づいて上記音源の制御を行なうサウンド制御部140と、ビデオゲーム装置全体の負荷状態を調べて上記タイマ割り込み制御部130に供給するシステム負荷情報制御部150と、上記コントローラ92の状態を調べる入力要求制御部160とを有する。

【0091】また、オペレーティングシステム及びゲームプログラムの実行によって上記CPU51で上記サウンド制御部140の処理と同時に実行される処理としては、上記グラフィックシステム60による描画等を制御する描画制御部170と、使用者からの入力によって、発生する効果音、楽音等の選択、表示する画像の選択、ゲームの進行の制御等の処理を行なうメインルーチン部180とがある。

【0092】上記タイマ割り込み制御部130は、タイマ割り込みを発生させる間隔を保持するタイマ割り込み間隔保持部131と、タイマ割り込み管理部132と、サウンド制御部140と上記メインルーチン部180との切り換えの制御を行なう制御切り換え管理部133とからなる。

【0093】上記サウンド制御部140は、上述の譜面データを保持する譜面データ保持部141と、譜面データの読み出しを管理するデータ取得管理部142と、データ取得管理部142の動作を制御する時間情報管理部143と、読み出された譜面データに基づいて上記音源の発音/消音等を制御する発音/消音情報制御部144と、上記タイマ割り込み間隔保持部131からのタイマ割り込み間隔に応じた内部分解能を保持する内部分解能保持部145、上述の音源等からなる。

【0094】上記音源は、上述のSPU71、サウンドバッファ72等から構成され、発音/消音情報制御部144の制御により、サウンドバッファ72からなる波形データ保持部146に記憶されている波形データを読み出して音声が発生させる発音部147と、発生した音声を増幅して音量等を調整する増幅部148等からなる。この発音部147、増幅部148は、上述のようにSPU71の一機能として実現されている。

【0095】上記システム負荷情報制御部150は、システム負荷情報を取得するシステム負荷情報取得部15

1と、システム負荷を判断するシステム負荷判断部152と、システム負荷しきい値を保持するシステム負荷しきい値保持部153とからなる。

【0096】入力要求制御部160は、上述のコントローラ92等からなる入力装置161と、入力装置161からの入力要求を解析する入力要求解析部162とからなる。

【0097】上記描画制御部170は、上述のCPU51、GTE61、GPU62及びフレームバッファ63等から構成され、GTE61等からなる制御時描画情報保持部171と、CPU51等からなる描画情報制御部172と、GPU62等からなる描画装置173と、フレームバッファ63等からなる描画情報保持部174と、描画装置173からのビデオ出力に基づいて画像を表示する表示装置175等からなる。

【0098】以下、この音源制御部の動作を説明する。

【0099】この音源制御部では、予め、タイマ割り込み間隔保持部131に、システム負荷あるいは、入力要求に応じたタイマ割り込み間隔が保持されている。具体的には、例えばシステム負荷が軽いときのタイマ割り込み間隔として240分の1秒が、システム負荷が重いときのタイマ割り込み間隔として、システム負荷が軽いときのタイマ割り込み間隔より長い60分の1秒が保持されている。

【0100】この音源制御部では、処理が開始されると、CPU51が実行するメインルーチン部180によって、入力装置161からの入力に応じた描画制御部170の制御、サウンド制御部140によって発生される楽音等の選択、システム負荷情報制御部150等の処理が並列に実行される。

【0101】このとき、システム負荷情報取得部151は、CPU51の負荷情報を取得してシステム負荷判断部152に供給し、システム負荷判断部152は、システム負荷しきい値保持部153に保持されているしきい値と比較してシステム負荷を判断し、判断結果をタイマ割り込み間隔保持部131に供給する。

【0102】タイマ割り込み間隔保持部131は、システム負荷判断部152からのシステム負荷判断あるいは入力要求解析部162の出力に基づいて、タイマ割り込み間隔を選択してタイマ割り込み管理部132及び内部分解能保持部145に供給する。

【0103】具体的には、タイマ割り込み間隔保持部131は、システム負荷判断部152からの判断結果に基づいて、システム負荷が軽いときは、割り込み間隔を240分の1秒とし、システム負荷が重いときは、割り込み間隔を60分の1秒とする。

【0104】タイマ割り込み管理部132は、タイマ割り込み間隔保持部131から供給されたタイマ割り込み間隔に基づいて周辺装置制御部52を制御し、一定間隔毎にタイマ割り込みを発生させ、制御切り換え管理部1

33は、タイマ割り込みに基づいて一定間隔毎にメインルーチン部180とサウンド制御部140の処理とを切り換え、サウンド制御部140の処理を開始する。

【0105】制御切り換え管理部133の切り換えによって処理が開始されると、サウンド制御部140では、時間情報管理部143が、内部分解能保持部145に保持されている内部分解能すなわちタイマ割り込み間隔に応じて、データ取得管理部142を制御して譜面データ保持部141に保持されている譜面データからタイマ割り込み間隔分の読み出しを指示し、読み出された譜面データを発音/消音情報制御部144に供給する。

【0106】発音/消音情報制御部144は、時間情報管理部143から供給された譜面データに基づいて、発音部147を制御する。これにより、発音部147は、波形データ保持部146に保持されている波形データに基づいて音声を発生する。

【0107】具体的には、発音/消音情報制御部144の実行により、上述の説明と同様に、CPU51がピッチ変換部111、エンベロープジェネレータ115等を制御することによって音声の発生を制御する。このように発生された音声は、増幅部148によってレベルが調整された後、スピーカ73によって出力される。

【0108】これによりタイマ割り込み間隔保持部131から供給されるタイマ割り込み間隔分の譜面データに基づく音声データが出力される。

【0109】このサウンド制御部140は、上述のようにタイマ割り込み間隔保持部131によって設定されたタイマ割り込み間隔毎に起動され、これによって、タイマ割り込み間隔分の譜面データに基づく音声が発生される。

【0110】すなわち、タイマ割り込み間隔が240分の1秒であるときは、例えば図4(a)に示すように、240分の1秒毎に譜面データが再生される。

【0111】このとき、実際のサウンド処理部140の処理時間は、240分の1秒より短くなっている。

【0112】例えば時刻t11から時刻t12まで、時刻t12から時刻t13まで、時刻t13から時刻t14まで、時刻t14から時刻t15までの間に、それぞれ、音符が2つ再生される。すなわち、時刻t11から時刻t15までの60分の1秒間に、音符が2つ再生される。

【0113】また、タイマ割り込み間隔が60分の1秒であるときは、例えば図4(b)に示すように、60分の1秒毎に譜面データが再生される。例えば時刻t21から時刻t22までの60分の1秒間に、音符が8つ再生される。

【0114】すなわち、上述のタイマ割り込み間隔を240分の1秒とした場合と同様に60分の1秒間に音符が8つ再生される。

【0115】これにより、この音源処理装置では、同一

の譜面データを用いて、タイマ割り込み間隔を変化させても、この変化させたタイマ割り込み間隔に応じて譜面データの読み出しを制御することにより、所定のテンポで譜面データが再生される。

【0116】上述のようにサウンド制御部140を割り込みによって起動して処理を行なった場合、実際のCPU51の処理負荷は、タイマ割り込み間隔が240分の1秒であるときは、例えば図5(a)に示すように、サウンド制御部140の処理がCPU51の処理能力の25%を占めている。また、タイマ割り込み間隔が60分の1秒であるときは、例えば図5(b)に示すように、サウンド制御部140の処理がCPU51の処理能力の12.5%を占めている。

【0117】すなわち、実際に音源を制御するためのCPU51の負荷はタイマ割り込み間隔が短くなってもそれほど変化しないが、タイマ割り込み間隔が短くなると、タイマ割り込みが頻繁に発生すると、タイマ割り込みのための処理のオーバーヘッドが大きくなるため、サウンド制御部140の処理負荷が増大する。

【0118】上述のように、この音源制御部では、タイマ割り込み間隔保持部131によって選択されたタイマ割り込み間隔は、システム負荷が軽いときは、割り込み間隔はサウンド制御部140の処理負荷が比較的大きくなる240分の1秒とされ、システム負荷が重いときは、サウンド制御部140の処理負荷が比較的小さくなる60分の1秒とされている。

【0119】これにより、この音源制御装置では、何等譜面データを変更することなく、システム負荷に応じてサウンド制御部140の処理負荷を可変することができる。このため、システム負荷が重いときは、サウンド制御部140の処理負荷が小さくなり、例えば描画等の処理を円滑に行なうことができる。

【0120】なお、上述の実施例では、システム負荷判断部152が、システム負荷情報取得部151から供給されるシステム負荷情報をシステム負荷しきい値保持部153に保持されているしきい値と比較し、比較結果に基づいてタイマ割り込み間隔保持部131に保持されているタイマ割り込み間隔を選択する構成となっていたが、メインルーチン部180のプログラムによる制御によってタイマ割り込み間隔を制御する構成としてもよく、あるいは、また、入力装置161からの入力要求によってタイマ割り込み間隔を設定する構成としてもよく、タイマ割り込み間隔を可変することができれば上述の実施例と同様の効果が得られる。

【0121】また、上述の実施例では本発明の音源制御装置をビデオゲーム装置において音源の制御を行なう音源制御部として適用した例について説明したが、音源の制御と共に、画像表示装置等の他の処理を行なう構成となっていれば、例えば自動演奏装置、パーソナルコンピュータ等の装置にも適用することができ、その他、本発

明の技術的思想を逸脱しない範囲であれば適宜変更することができることは勿論である。

# 【0122】

【発明の効果】本発明に係る音源制御装置では、間隔設定部によって音源制御部の動作の基準となるタイミング信号の発生間隔を変更しても、変更されたタイミング信号の発生間隔にしたがって音源制御情報を読み出すことができ、この読み出された音源制御情報によって音源を制御することができる。

【0123】このため、音源制御情報を変更せず、同一の音源制御情報を用いてタイミング信号の発生間隔を変更して再生を行なっても、所定のテンポで楽曲等が再生され、再生される楽曲等のテンポが変化しない。また、タイミング信号の発生間隔を変更することにより、音源の制御に要する負荷を変化させることができる。

【0124】また、本発明に係る音源制御装置では、制御部が、負荷検出部によって検出された音源の制御以外の情報処理の負荷に基づいて間隔設定部の設定を制御することによって、音源の制御以外の情報処理の負荷に応じて音源の制御に要する負荷を変化させることができ、例えば音源の制御以外の情報処理の負荷が増加した時等に、音源の制御に要する負荷を低減させることができる。

# 【図面の簡単な説明】

【図1】本発明に係る音源制御装置を適用したビデオゲーム装置の構成を示すブロック図である。

【図2】上記ビデオゲーム装置を構成するSPUの具体的な構成を示すブロック図である。

【図3】上記ビデオゲーム装置を構成する音源制御部の構成を示すブロック図である。

【図4】上記音源制御部を構成するサウンド制御部が、タイマ割り込みによって行なう処理を説明するための図である。

【図5】上記サウンド制御部の処理と他の処理の負荷に比率を示す図である。

【図6】従来の音源制御装置の構成を示すブロック図である。

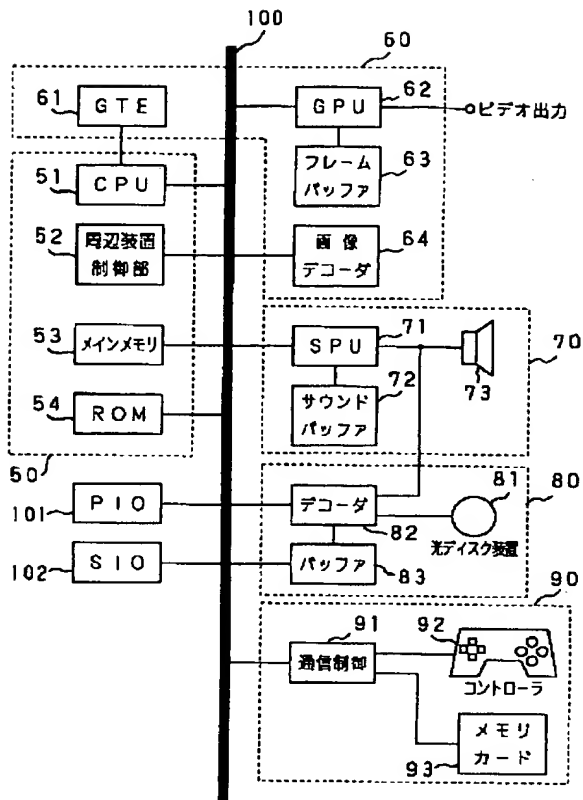
【図7】従来の音源制御装置の他の構成を示すブロック図である。

# 【符号の説明】

50 制御系  
51 CPU  
52 周辺装置制御部  
53 メインメモリ  
54 ROM  
60 グラフィックシステム  
61 GTE

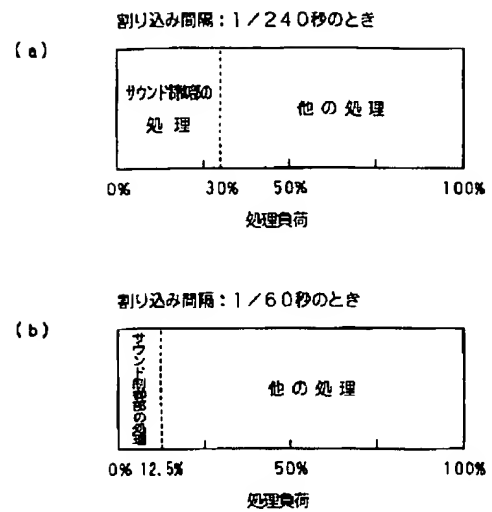
62 GPU  
63 フレームバッファ  
64 画像デコーダ  
65 ディスプレイ装置  
70 サウンドシステム  
71 SPU  
72 サウンドバッファ  
73 スピーカ  
80 光学ディスク制御部  
81 光学ディスク装置  
82 デコーダ  
83 バッファ  
90 通信制御部  
91 通信制御機  
92 コントローラ  
100 バス  
111 ピッチ変換部  
112 クロックジェネレータ  
113 ノイズジェネレータ  
114、118L、118R、123、125 スイッチ  
115 エンベロープジェネレータ  
116 ミュート処理部  
117L、117R、120、124 ボリューム  
119 リバース処理部  
121a、121b 加算部  
122 マスターボリューム  
124 ミキシングボリューム  
140 サウンド制御部  
141 譜面データ保持部  
142 データ取得管理部  
143 時間情報管理部  
144 発音／消音情報制御部  
145 内部分解能保持部  
150 システム負荷情報制御部  
151 システム負荷情報取得部  
152 システム負荷判断部  
153 システム負荷しきい値保持部  
160 入力要求制御部  
161 入力装置  
162 入力要求解析  
170 描画制御部  
171 制御時描画情報保持部  
172 描画情報制御部  
173 描画装置  
174 描画情報保持部  
175 表示装置

【図 1】

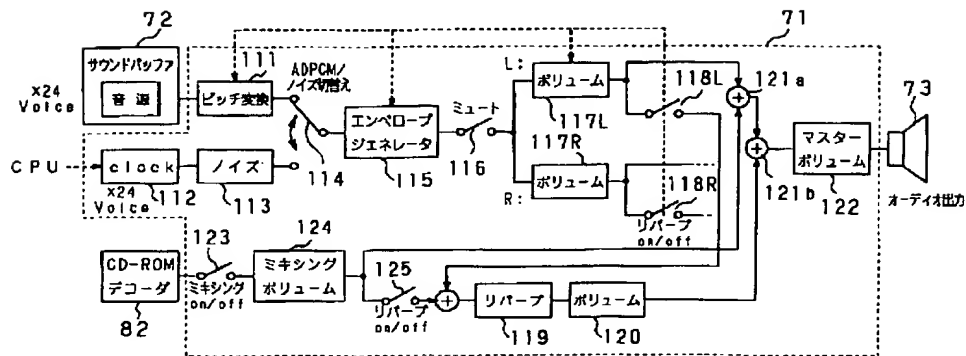


ビデオゲーム装置の構成

【図 5】

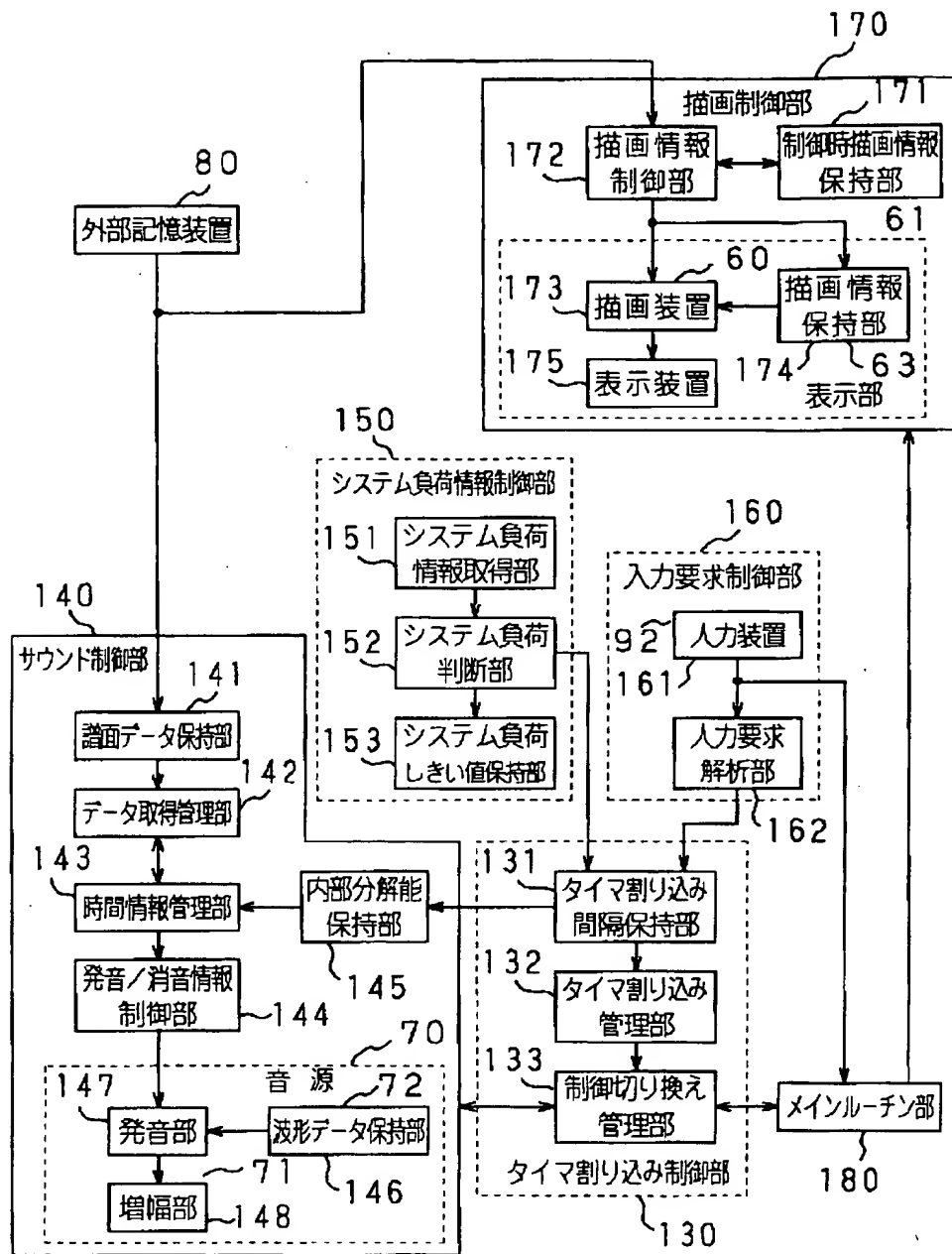


【図 2】



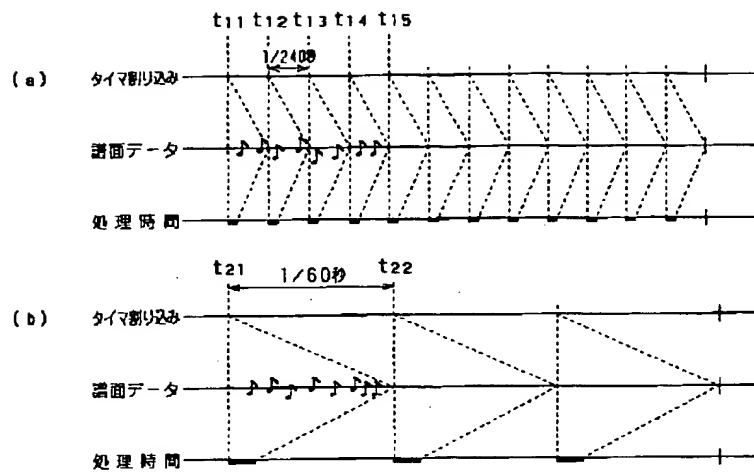
SPUの構成

【図 3】

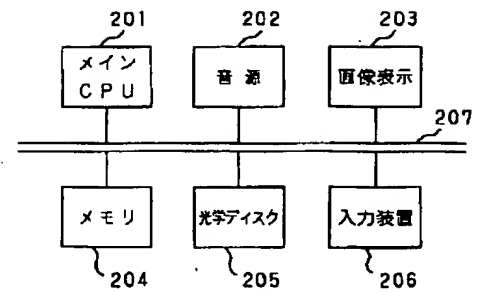


音源制御部の構成

【図 4】



【図 6】



【図 7】

